

画像処理装置及び画像処理システム

Background of the Invention

本発明は、画素値を画素間でシフトして画像テクスチャを構成する画像処理装置及び画像処理システムに関する。

近年、たとえば、カラースキャナなどの画像入力手段によりカラー原稿の画像を読み取って入力し、この画像を複写し、あるいはこの入力画像に対し画質調整、画像変形や編集処理など、所定の画像処理を行なった後、その画像を電子写真方式のカラープリンタなどの画像出力手段により用紙上にハードコピー出力する画像処理装置システムとしてプリンタ、デジタル複写機、ファクシミリ等が一般的になっている。

このような画像処理装置においては、複製される画像の品質および安定性が重要であり、写真等を表現するためには階調表現が要求される。この階調表現を行うためにはディザ方式等種々の方式が開発されているが、ハードコピーの分野ではストライプパターン方式が広く用いられている。

このストライプパターン方式は、FIG.19に示すように、通常の自然画では画素150単位で分散しているインク(黒)部分160を、同じ主走査位置にまとめて周期的に列状に並んだ縦線の集合からなるテクスチャで表現する方式であり、各縦線の幅で階調を表現する。このストライプパターン方式は各画素のインク部分が縦方向に連続しているため、インク(ドット)変調パターンの周波数が低く、解像度が低下する反面、安定した記録が行えるメリットがある。

ストライプパターン方式における変調周波数をさらに低くした例をFIG.20に示す。これは、主走査方向に存在するインク部分160を画素150間で移動させてドットを連結させたもので、この例では3つの画素を単位として、左右のインク部分を中心の画素を中心に集中させた例を示しており、FIG.19の方法よりも一般的になっている。これは高画質化の要求から600dpiでは1ドット当たりの幅が42μmであるのに対し、レーザビーム径が70μm程度であって1画素単位の処理は現実に不可能となっていることにも起因している。

ストライプパターンはFIG.21に示すように、三角波のような周期的性質を持つ参照信号210を発生させ、電気信号化した画素値220との大小関係を比較器でアナログ的に求め、画素値が大きい部分のみにインクを付着させる方法が一般的である。この方法は、レーザプリンタの場合、インク付着領域はレーザ発光領域にはほぼ等しいので、画素値から参照信号値を減算した値が正のときにレーザが発光する回路を作成することで実現できる。

一方、カラー記録を行う場合、このストライプパターン構造を持つCMYKの4色の版を重ねて行うが、各版のストライプパターンが全く同一であると、ストライプパターン同士で干渉が起こってモザレ縞が発生する。この干渉を防ぐため、ストライプパターンの角度あるいは位相を版毎に変え、干渉縞の周波数を目に付きにくい高周波にする方法が有効である。

FIG.22A および 22B はこのような方法の一例として、特開昭62-230163において提案されたもので、FIG.22A に示す1行目の参照信号210と FIG.22B に示す2行目の参照信号230の位相をライン毎にずらすようにしている。

しかしながら、このような方法は、周期的なアナログ参照信号を発生させるために、複雑で大規模な回路を必要とする。

さらに、カラー記録で、各色の版で異なる角度のストライプパターンを作る際は、角度に応じた種々の位相を持った複数の周期的電気信号を用意しなければならず、回路規模がさらに大きくなる。

また、アナログ信号であるため、ノイズ耐性が弱く、カラー記録の場合、複数の周期的電気信号の位相差を精度良く調整するのも難しく、角度のついた滑らかなストライプパターンを生成できない問題もある。さらに画像信号によっては FIG.23 に示すようにストライプパターンの間にすき間240が生じ、かえって主走査方向のドット変調周波数が高くなってしまい、安定な記録ができなくなるという問題が生ずる。

上述したアナログ回路の欠点を除くために、近年発達してきたデジタル回路技術を用いて上述した処理をデジタル回路で行うことが可能になっている。すなわち、アナログ参照信号に代わり、画素内を高周波クロックで細かく分割し、参照信号をカウンタ回路で擬似的に作成し、画像信号と比較する方法である。この方法はアナログ方式に比べ、電気ノイズに強くなり、また回路規模も小さくてすむ。しかし、この方法を採用しても FIG.23 のような画像の場合には、隙間240が生じることは避けられない。

この画像信号のすき間の問題を解決する方法として FIG.24 に示すように画像をブロック310に分割し、ブロック310内の画素位置に応じて画素150を被シフト画素320にシフトさせて、ブロック内にドットの塊を形成し、その各ブロックのドットの塊を接続してストライプパターンを生成する技術が提案されている（特開平11-41473）。しかしこの方法では、画素値のいかんにかかわらず画素位置のみの情報でシフトさせているため、FIG.25 に示すように、位相phは1画素単位でしか制御できず、任意のスクリーン角を自由に生成できないという問題がある。

また FIG.26 に示すようにドットが存在する画素の割合が低い低濃度すなわちハイライト部をストライプパターンで表現しようとすると、ストライプパターンの幅Wが非常に小さくなり、画像記録特性上、濃度が不安定になり、ざらつき感が生じる。

そこでハイライト部については、FIG.27 に示すように、主走査方向に存在する複数の画素から、上記ストライプパターンを構成するブロック単位よりさらに大きい単位のブロックを構成し、そのブロック内の画素値を1つの被シフト画素330に集めて、ドットの塊を作り、さらにライン毎にそのドット塊位置をずらすことにより、網点のようなパターンで記録する技術も考案されている（特開平11-205603）。しかしこの方法は網点を1箇所に集めているため、画素の中心にしか網点を形成できず、主走査方向の画素内でのドットの位相の自由度が少なく、FIG.27 のように傾きが1/N（図10ではN=3）のスクリーン角340の場合は問題ないが、FIG.28 に示すス

クリーン角傾きが $3/6$ のような $1/N$ 以外のスクリーン角 350 の場合では、網点の間隔がせばらになり、観測者にノイズ感を与えることになる。

以上のように、現在知られている技術では、周期的電気信号と画素データとの比較により記録デバイス駆動パルスを生成し、ストライプパターン構造の記録を行う方法は、ストライプパターンの間に隙間ができる、ドットパターンが高周波化し、記録不安定になるという問題がある。さらにアナログ回路ではノイズが大きいという問題がある。一方シフト画像による方法も、ストライプパターンに任意のスクリーン角をつけられない、という問題がある。

また画素を周期的に1画素に集めて、網点を形成してハイライト部を記録する方法は、任意な傾きを持った網点パターン空間的に均一に生成できずノイズを生じるという問題があった。

Summary of the Invention

本発明の第1の目的は、ドットパターンの低周波が可能で安定した階調画像を得ることのできる画像処理装置を提供することである。

また、本発明の第2の目的は、安定した階調画像を得ることのできる画像処理装置を含む画像処理システムを提供することである。

本発明の第1の観点によれば、

画像を構成する画素を複数の画素単位に分割したブロック内での画素位置を判定するブロック内画素位置判定部と、

前記ブロック内画素位置判定部で判定された画素位置に応じてシフトを受ける被シフト画素を指定する被シフト画素指定部と、

前記ブロックごとにブロック内ドット塊の位相量を求める位相算出部と、

前記位相算出部で求められた位相量と前記ブロック内の各画素の値と前記被シフト画素の値に基づき、前記ブロック内の各画素から前記被シフト画素へのシフトを行う画素値シフト部とを備えた画像処理装置が提供される。。

本発明にかかる画像処理装置においては、画素値ブロック毎に位相量を決め、ブロック内の各画素からブロック内に指定された複数の被シフト画素へシフトする画素の値を、その位相量に応じて制御して画素値シフトを行い、ブロック内にドット塊を作り、その集合でストライプパターンや網点のテクスチャを構成しているので、ブロック内でのドット塊の位置を画素サイズより小さいレベルで制御でき、画質と安定性を向上させることができる。

また、本発明の第2の観点によれば、

原稿上の画像を読み取る画像読み取り部と、

前記画像読み取り部で読み取られた画像を処理して処理データを出力する画像処理部とを備え、

前記画像処理部は

画像を構成する画素を複数の画素単位に分割したブロック内での画素位置を判定

するブロック内画素位置判定部と、

前記ブロック内画素位置判定部で判定された画素位置に応じてシフトを受ける被シフト画素を指定する被シフト画素指定部と、

前記ブロックごとにブロック内ドット塊の位相量を求める位相算出部と、

前記位相算出部で求められた位相量と前記ブロック内の各画素の値と前記被シフト画素の値に基づき、前記ブロック内の各画素から前記被シフト画素へのシフトを行う画素値シフト部と、

を備えたことを特徴とする画像処理システムが提供される。

この画像処理システムによれば、高画質で安定性の高い画像を得ることのできるプリンタ、複写機、ファクシミリ等を提供できる。

Brief Description of the Drawings

添付図面において、

FIG.1 は本発明にかかる画像処理システムの内部構成を概略的に示す構成図。

FIG.2 は FIG.1 に示した画像処理装置の電気的接続および制御系を示すブロック図。

FIG.3 は FIG.2 における画像処理部の主要構成を示すブロック図。

FIG.4 は FIG.3 における階調処理部の主要構成を示すブロック図。

FIG.5A および FIG.5B は画像濃度信号と 1 画素分の走査時間との関係を示す説明図。

FIG.6 は FIG.4 における画素位置判定部の構成の一例を示すブロック図。

FIG.7 は FIG.4 における被シフト画素指定部の構成の一例を示す図。

FIG.8 は FIG.4 における位相算出部の構成の一例を示す図。

FIG.9 は FIG.4 における画素値シフト部の構成の一例を示す図。

FIG.10 は FIG.4 における画素値シフト部の構成の一例を示す図。

FIG.11 は未処理状態の主走査方向に並んだ 3 つの画素 A、画素 B、画素 C の画素値配分を示す説明図。

FIG.12 は従来の処理結果を示す説明図。

FIG.13A および FIG.13B は本発明による処理結果を示す説明図。

FIG.14 は本発明で使用される演算回路の画素シフト演算動作をまとめた図表。

FIG.15 は本発明による 3 画素変調によるストライプパターンスクリーン生成処理内容を示すフローチャート。

FIG.16 はシフト演算部の構成を示すブロック図。

FIG.17 は従来の画素シフト演算動作をまとめた図表

FIG.18 は本発明により適切なスクリーン角をつけることが可能となったことを説明する図。

FIG.19 はストライプパターン方式の説明図である。

FIG.20 はストライプパターン方式において変調周波数を低くした例を示す説明図で

ある。

FIG.21 は参照信号波と画像信号との比較によりストライプパターンを作成する方法を模式的に示す図

FIG.22A および 22B は位相差をつけてストライプパターンにスクリーン角をつける方法を模式的に示す図

FIG.23 は参照信号と画像信号との比較によりストライプパターンを作成する従来方法の問題を示す図

FIG.24 は画素値シフトによりストライプパターンを生成する従来方法を示す図

FIG.25 は画素値シフトによりストライプパターンを生成する従来方法の問題を示す図

FIG.26 はハイライト部で細かいストライプパターンを生成する従来技術を示す図

FIG.27 はハイライト部でストライプパターンより大きいブロックに画素を集める従来技術を示す図

FIG.28 はハイライト部でストライプパターンより大きいブロックに画素を集める従来技術の問題を示す図

Description of the Preferred Embodiments

以下、本発明の好ましい実施例を添付図面を参照して説明する。

FIG.1 は、本発明の実施例にかかるデジタル式カラー複写機などの画像処理装置の内部機構の構成を概略的に示す構成図である。この画像処理装置は、原稿上のカラー画像を読み取ってその複製画像を形成するものであり、大別して、原稿上のカラー画像を読み取って入力する画像読み取り手段としてのカラースキャナ部1と、入力されたカラー画像の複製画像を形成する画像形成手段としてのカラープリント部2とを有している。

カラースキャナ部1は、その上部に原稿台カバー3を有し、閉じた状態にある原稿台カバー3に対向配設され、その上に原稿がセットされる透明ガラスからなる原稿台4を有している。原稿台4の下方には、原稿台4上に載置された原稿を照明する露光ランプ5、露光ランプ5からの光を原稿に集光させるためのリフレクタ6、および、原稿からの反射光を図面に対して左方向に折り曲げる第1ミラー7などが配設されている。露光ランプ5、リフレクタ6、および、第1ミラー7は、第1キャリッジ8に固定されている、第1キャリッジ8は、図示しない歯付きベルトなどを介して図示しないパルスモータによって駆動されることにより、原稿台4の下面に平行に移動されるようになっている。

第1キャリッジ8に対して図中左側、すなわち、第1ミラー7により反射された光が案内される方向には、たとえば、歯付きベルト並びに直流モータなどよりなる図示しない駆動機構を介して原稿台4の面に平行に移動可能に設けられた第2キャリッジ9が配設されている。第2キャリッジ9には、第1ミラー7により案内される原稿か

らの反射光を図中下方に折り曲げる第2ミラー11、および、第2ミラー11からの反射光を図中右方向に折り曲げる第3ミラー12が互いに直角に配置されている。第2キャリッジ9は、第1キャリッジ8に従動されるとともに、第1キャリッジ8に対して1/2の速度で原稿台4の面に平行に移動されるようになっている。

第2、第3ミラー11、12で折り返された光の光軸を含む面内には、第3ミラー12からの反射光を所定の倍率で結像させる結像レンズ13が配置され、結像レンズ13を通過した光の光軸と略直交する面内には、結像レンズ13により集束性が与えられた反射光を電気信号号に変換するCCD形カラーイメージセンサ(光電変換素子)15が配設されている。

このような構成を用いて、露光ランプ5からの光をリフレクタ6により原稿台4上の原稿に集光させると、原稿からの反射光は、第1ミラー7、第2ミラー11、第3ミラー12、および、結像レンズ13を介してカラーイメージセンサ15に入射され、ここで入射光がレッド(R)、グリーン(G)、ブルー(B)の光の3原色に応じた電気信号に変換される。

次に、カラープリンタ部2は、周知の減色混合法に基づいて、各色成分ごとに色分解された画像、すなわち、イエロウ(y)、マゼンタ(m)、シアン(c)、および、ブラック(k)の4色の画像をそれぞれ形成する第1～第4の画像形成部10y、10m、10c、10kを有している。

各画像形成部10y、10m、10c、10kの下方には、各画像形成部により形成された各色ごとの画像を図中矢印a方向に搬送する搬送手段としての搬送ベルト21を含む搬送機構20が配設されている。搬送ベルト21は、図示しないモータにより矢印a方向に回転される駆動ローラ91と、駆動ローラ91から所定距離離間された従動ローラ92との間に巻回されて張設され、矢印a方向に一定速度で無端走行される。なお、各画像形成部10y、10m、10c、10kは、搬送ベルト21の搬送方向に沿って直線状に配設されている。

各画像形成部10y、10m、10c、10kは、それぞれ搬送ベルト21と接する位置で外周面が同一の方向に回転可能に形成された像担持体としての感光体ドラム61y、61m、61c、61kを含んでいる。各感光体ドラム61y、61m、61c、61kは、図示しないモータにより所定の周速度で回転されるようになっている。

各感光体ドラム61y、61m、61c、61kの軸線が互いに等間隔になるように配設されているとともに、その軸線は搬送ベルト21により画像が搬送される方向と直交するよう配設されている。なお、以下の説明においては、各感光体ドラム61y、61m、61c、61kの軸線方向を主走査方向(第2の方向)とし、感光体ドラム61y、61m、61c、61kの回転方向、すなわち、搬送ベルト21の回転方向(図中矢印a方向)を副走査方向(第1の方向)とする。

各感光体ドラム61y、61m、61c、61kの周囲には、主走査方向に延出された帯電手段としての帯電装置62y、62m、62c、62k、除電装置63y、

63m, 63c, 63k、主走査方向に同様に延出された現像手段としての現像ローラ64y, 64m, 64c, 64k、下搅拌ローラ67y, 67m, 67c, 67k、上搅拌ローラ68y, 68m, 68c, 68k、主走査方向に同様に延出された転写手段としての転写装置93y, 93m, 93c, 93k、主走査方向に同様に延出されたクリーニングブレード65y, 65m, 65c, 65k、および、排トナー回収スクリュー66y, 66m, 66c, 66kが、それぞれ感光体ドラム61y, 61m, 61c, 61kの回転方向に沿って順に配置されている。

なお、各転写装置 93y, 93m, 93c, 93k は、対応する感光体ドラム 61y, 61m, 61c, 61k との間で搬送ベルト 21 を狭持する位置、すなわち、搬送ベルト 21 の内側に配設されている。また、後述する露光装置 50 による露光ポイントは、それぞれ帯電装置 62y, 62m, 62c, 62k と現像ローラ 64y, 64m, 64c, 64k との間の感光体ドラム 61y, 61m, 61c, 61k の外周面上に形成される。

搬送機構 20 の下方には、各画像形成部 10 y, 10 m, 10 c, 10 k により形成された画像を転写する被画像形成媒体（記録媒体）としての用紙 P を複数枚収容した用紙カセット 22 a, 22 b が配置されている。

用紙カセット22a、22bの一端部であって、従動ローラ92に近接する側には、用紙カセット22a、22bに収容されている用紙Pをその最上部から1枚ずつ取出すピックアップローラ23a、23bがそれぞれ配置されている。ピックアップローラ23a、23bと従動ローラ92との間には、用紙カセット22、22bから取出された用紙Pの先端と画像形成部10yの感光体ドラム61yに形成されたyトナー像の先端とを整合させるためのレジストローラ24が配置されている。

なお、他の感光体ドラム 61y, 61m, 61c に形成されたトナー像は、搬送ベルト 21 上を搬送される用紙 P の搬送タイミングに合せて各転写位置に供給される。

レジストローラ24と第1の画像形成部10yとの間であって、従動ローラ92の近傍、すなわち、実質的に搬送ベルト21を挟んで従動ローラ92の外周上には、レジストローラ24を介して所定のタイミングで搬送される用紙Pに静電吸着力を付与するための吸着ローラ26が配設されている。なお、吸着ローラ26の軸線と従動ローラ92の軸線とは、互いに平行になるように設定されている。

搬送ベルト21の一端であって、駆動ローラ91の近傍、すなわち、実質的に搬送ベルト21を挟んで駆動ローラ91の外周上には、搬送ベルト21上に形成された画像の位置を検知するための位置ずれセンサ96が配設されている。位置ずれセンサ96は、たとえば、透過形あるいは反射形の光センサにより構成される。

駆動ローラ 9 1 の外周上であって、位置ずれセンサ 9 6 の下流側の搬送ベルト 2 1 上には、搬送ベルト 2 1 上に付着したトナーあるいは用紙 P の紙かすなどを除去するための搬送ベルトクリーニング装置 9 5 が配置されている。

搬送ベルト 21 を介して搬送された用紙 P が駆動ローラ 91 から離脱されて、さらに搬送される方向には、用紙 P を所定温度に加熱することにより用紙 P に転写された

トナーを溶融し、トナー像を用紙Pに定着させる定着装置80が配設されている。定着装置80は、ヒートローラ対81、オイル塗付ローラ82、83、ウェブ巻取りローラ84、ウェブローラ85、ウェブ押付けローラ86とから構成されている。用紙P上に形成されたトナー、を用紙に定着させ、排紙ローラ対87により排出される。

各感光体ドラム61y, 61m, 61c, 61kの外周面上にそれぞれ色分解された静電潜像を形成する露光装置50は、後述する画像処理部36にて色分解された各色ごとの画像データ(Y, M, C, K)に基づいて発光制御される半導体レーザ発振器60を有している。半導体レーザ発振器60の光路上には、レーザビーム光を反射、走査するポリゴンモータ54により回転されるポリゴンミラー51、およびポリゴンミラー51を介して反射されたレーザビーム光の焦点を補正して結像させるためのfθレンズ52, 53が順に設けられている。

fθレンズ53と各感光体ドラム61y, 61m, 61c, 61kとの間には、fθレンズ53を通過した各色ごとのレーザビーム光を各感光体ドラム61y, 61m, 61c, 61kの露光位置に向けて折り曲げる第1の折り返しミラー55y, 55m, 55c, 55k、および、第1の折り返しミラー55y, 55m, 55cにより折り曲げられたレーザビーム光を更に折り曲げる第2および第3の折り返しミラー56y, 56m, 56c, 57y, 57m, 57cが配置されている。

なお、黒用のレーザビーム光は、第1の折り返しミラー55kにより折り返された後、他のミラーを経由せずに感光体ドラム61k上に案内されるようになっている。

FIG.2は、FIG.1に示した画像処理装置の電気的接続および制御のための信号の流れを概略的に表わすブロック図である。FIG.2において、制御系は、主制御部30内のメインCPU(セントラルプロセッシングユニット)91、カラースキャナ部1のスキャナCPU100、および、カラープリンタ部2のプリンタCPU110の3つのCPUで構成される。

メインCPU91は、プリンタCPU110と共有RAM(ランダムアクセスメモリ)35を介して双方向通信を行なうものであり、メインCPU91は動作指示を出し、プリンタCPU110は状態ステータスを応答するようになっている。

操作パネル40は、主制御部30に対する司令を与えるためのパネルであって、液晶表示部42、各種操作キー43、およびこれらが接続されたパネルCPU41を有し、このパネルCPUがメインCPU91に接続されている。

主制御部30は、全体的な制御を司るメインCPU91、制御プログラムなどを記憶するROM32、一時的にデータを記憶するRAM33、電源を遮断しても記憶データを保持すべく図示しないバッテリでバックアップされた不揮発性のメモリであるNVRAM(NonVolatile RAM)34、メインCPU91とプリンタCPU110との間で、双方向通信を行うために用いられる共有RAM35、画像処理部36、ページメモリ制御部37、ページメモリ38、プリンタコントローラ39、およびプリンタフォントROM121によって構成されている。

画像処理部36については後述する。

ページメモリ制御部37は、ページメモリ38に対して画像情報を記憶したり、読み出したりするものである。ページメモリ38は、複数ページ分の画像情報を記憶できる領域を有し、カラースキャナ部1からの画像情報を圧縮したデータをページごとに記憶可能である。

プリンタフォントROM121には、プリントデータに対応するフォントデータが記憶されている。

プリンタコントローラ39は、パーソナルコンピュータなどの外部機器122からのプリントデータをそのプリントデータに付与されている解像度を示すデータに応じた解像度でプリンタフォントROM121に記憶されているフォントデータを用いて画像データに展開するものである。

カラースキャナ部1は、全体の制御を司るスキャナCPU100、制御プログラムなどを記憶するROM101、データ記憶用のRAM102、FIG.1に示したカラーイメージセンサ15を駆動するCCDドライバ103、第1キャリッジ8などを移動する走査モータの回転を制御する走査モータドライバ104、及び、画像補正部105などによって構成されている。

画像補正部105は、カラーイメージセンサ15から出力されるR, G, Bのアナログ信号をそれぞれデジタル信号に変換するA/D変換回路、カラーイメージセンサのばらつき、あるいは、周囲の温度変化などに起因するカラーイメージセンサからの出力信号に対するスレッショルドレベルの変動を補正するためのシェーディング補正回路、および、シェーディング補正回路からのシェーディング補正されたデジタル信号を一旦記憶するラインメモリなどから構成されている。

カラープリンタ部2は、全体の制御を司るプリンタCPU110、制御プログラムなどを記憶するROM111、データ記憶用のRAM112、半導体レーザ発振器60を駆動するレーザドライバ113、露光装置50のポリゴンモータ54を駆動するポリゴンモータドライバ114、搬送機構20による用紙Pの搬送を制御する搬送制御部115、帯電装置、現像ローラ、および、転写装置を用いて帯電、現像、転写を行うプロセスを制御するプロセス制御部116、定着装置80を制御する定着制御部117、および、オプションを制御するオプション制御部118などによって構成されている。

なお、画像処理部36、ページメモリ38、プリンタコントローラ39、画像補正部105、および、レーザドライバ113は、画像データバス120によって接続されている。

次に本発明の中心をなす画像処理部36について詳述する。FIG.3は画像処理部の主要機能を示すブロック図である。ここに示す画像処理部36は、色変換部131、変倍部132、空間フィルタ部133、γ変換部134、および、階調処理部135によって構成され、それぞれ色変換、変倍、空間フィルタ、γ変換、階調処理を行うことにより、C, M, Yの画像データを得るものである。

すなわち、カラースキャナ部1から出力される画像データR, G, Bは、それぞ

00241962-122006

色変換部131に送られ、ここでC, M, Yの画像データに変換される。色変換部131から出力される画像データは、変倍部132で変倍処理が行われ、その後、空間フィルタ部133で空間フィルタ処理が行われ、その後、 γ 変換部134で γ 変換処理が行われ、その後、階調処理部135で中間調処理である階調処理が行われ、その後、カラープリンタ部2に送られる。

ここで、 γ 補正部134ではプリンタの γ 特性の補正を行う。この補正は、CMYK毎に設定されている γ テーブルを参照して行われる。

また、階調処理部135は画像信号に対して階調処理を行い、記録デバイス駆動信号に変換するものである。記録デバイスの要求する入力信号に画像濃度信号の階調性を損なわないように量子化、または記録デバイスの特性に合わせた画像濃度変換を行う。

記録デバイス駆動信号とは、パルス幅変調方式のプリンタの場合、レーザ駆動パルス信号であり、プリンタレーザ変調部を駆動する駆動パルスの長さと基準位置の情報を含んでいる。基準位置とは画素内の左端を駆動するか、右端を駆動するか、真ん中を駆動するかを示すものである。なお、パワー変調方式のプリンタの場合の記録デバイス駆動信号もレーザ駆動パルス信号であるが、この場合パルス幅は常に一定で、パルスのエネルギー強度が濃度階調を形成する。

プリンタ部2では記録デバイス駆動信号に従い、記録画像を形成する。プリンタ部2がパルス幅変調方式の場合、記録デバイス駆動信号は駆動パルス信号であり、駆動パルスに応じてレーザビームのON/OFが行われることになる。

FIG.4は階調処理部135の構成を示すブロック図である。

この階調処理部135は、ブロック内画素位置判定部410、被シフト画素指定部420、位相算出部430、画素値シフト部440、記録デバイス駆動パルス生成部450とを有する。以下、順次説明する。

ブロック内画素位置判定部410は図示しないクロック生成部より供給されるレジスタ設定値 x_{reg402} 及び y_{reg404} 、主走査方向のクロック信号 $x_{clock406}$ 、副走査方向のクロック信号 $y_{clock408}$ を受け取り、現在処理中の信号の画素位置を計算し、ブロック内主走査(x)方向座標412、ブロック内副走査(y)方向座標414を生成する。

被シフト画素指定部420は、ブロック内主走査方向座標412、ブロック内副走査方向座標414から、ブロック内の被シフト画素を検出し、シフト画素指定信号422を発生する。

位相算出部430は、ブロック内主走査方向座標412、ブロック内副走査方向座標414から、各ブロック内のドット塊シフト位相の大きさを示す位相量432を生成する。

画素値シフト部440は、ブロック内主走査方向座標412、ブロック内副走査方向座標414、シフト画素指定信号422、位相量432、および処理画素入力データ424を入力し、シフト後の処理画素の出力値442、及び基準位置信号444

を計算する。なお、処理画素入力値データ424は、前段が γ 変換部である場合には、図示しない量子化部を経たものである。

記録デバイス駆動パルス生成部450は、処理画素の出力値442及び基準位置信号444から記録デバイス駆動パルス452を生成する。記録デバイス駆動パルス452は、記録デバイスをそのパルスが出力されている間駆動する信号で、レーザ記録電子写真方式といえば、レーザ駆動信号である。

本実施例では、以降、特に明示しない限り記録デバイス駆動信号452はレーザ駆動パルス信号として説明する。

FIG.5A および FIG.5B は記録デバイス駆動パルス生成部450における記録デバイス駆動信号452の基準位置信号444との関係を示す図である。FIG.5A は一画素分の走査時間に対して画像濃度信号を走査時間の始まりに合わせる左基準の場合を、FIG.5B は走査時間の終わりに合わせる右基準の場合を示しており、位相量432に基づいて発生された基準位置信号444を適宜設定することにより、これらのいずれかの基準位置で記録デバイス駆動信号452を発生させることができる。

FIG.6 にプロック内画素位置判定部410の構成を示す。

画素位置判定部410はx画素位置カウンタ4101、y画素位置カウンタ4102、比較器4103および4104から構成されている。

x画素位置カウンタ4101はx clock 406でカウントアップし、その値を主走査方向の座標x412として出力する同期リセットカウンタである。レジスタ設定信号x reg 402と主走査方向の座標x412とが比較器4103で一致したと判定された場合にReset信号416が発生し、カウントアップ値がリセットされる。つまりx画素位置カウンタ4101は0からx reg 402の値までをカウントアップするカウンタである。

同様に、y画素位置カウンタ4102はy clock 408でカウントアップし、その値を副走査方向の座標y414として出力する同期リセットカウンタである。レジスタ設定信号y reg 404と副走査方向の座標y414とが比較器4102で一致したと判定された場合にReset信号418が発生し、カウントアップ値がリセットされる。つまりy画素位置カウンタ4102は0からy reg 404の値までをカウントアップするカウンタである。

FIG.7 は被シフト画素指定部420の構成を示す。この被シフト画素指定部420はルックアップテーブルLUT421からなり、主走査方向の座標x412と副走査方向の座標y414を入力し、被シフト画素指定信号422を発生する。

FIG.8 は位相算出部430の構成を示す。位相算出部430はルックアップテーブルLUT431からなり、主走査方向の座標x412と副走査方向の座標y414を入力し、位相量432を出力する。

FIG.9 は画素値シフト部440の構成を示すプロック図である。この画素値シフト部440はシフト演算・基準位置選択部4402、画素値バッファ部4404、シフト演算部4406とを有する。

シフト演算・基準位置選択部 4402 はルックアップテーブル LUT (図示せず) からなっており、主走査方向の座標 x 412 と副走査方向の座標 y 414 をアドレスとし、基準位置信号 444 及びシフト演算選択信号 446 を出力する。

シフト演算部 4406 は、シフト演算選択信号 446、処理画素入力値データ 424 を画素値バッファ 4404 でバッファした周辺画素データ 448、被シフト画素指定部 420 から出力された被シフト画素指定信号 422、位相算出部 430 から出力された位相量 432 を入力し、シフト演算を行った結果である処理画素の出力値 442 を出力する。

FIG.10 は周辺画素値バッファ部 4404 の構成を示すブロック図である。周辺画素値バッファ部 4404 は次々と送られてくる処理画素データ 424 を M 個のフリップフロップ 4411 - 441M でバッファし、それぞれバッファした値を M 個の周辺画素データ 448 として出力する。

ここで、本発明の装置で実行されるストライプバターンスクリーンの生成処理方法を説明する。

ここではストライプバターンスクリーンとして、主方向に並んだ 3 画素分の画素値を 1箇所に集める 3 画素変調と呼ばれる方法を説明する。

FIG.11 に未処理状態の画素値配分を示す。主走査方向に並んだ 3 つの画素 A、画素 B、画素 C があり、それぞれ D_A、D_B、D_C の画素値 (パルス幅) を持っている。

FIG.12 は従来の処理結果を示すもので、処理後の左画素 A は、その画素値 D_A はそのまま、パルス記録基準位置を右側に設定する。このように左画素 A において画素値をそのまま出力する演算処理を THRU と称する。

中央画素 B においては右画素 C の画素値 D_C を受け取り、中央画素の画素値 D_B と右画素の値の和 S (= D_B + D_C) を記録する。この際の記録基準位置は左側に設定する、このように中央画素 B において右側の画素の濃度データを加える演算処理を TAKE F と称する。

さらに、右画素 C では中央画素 B に画素値 D_C を受け渡したため記録されないが、中央画素 B の値 D_B がフルドットのパルス幅に近く、D_C を完全にシフトできない場合には、右画素 C も記録する場合がある。このとき基準位置は左側に設定する。このように右画素 C において、シフト演算の対象となる画素濃度信号を左隣の画素値に加える演算処理を GIVE F と称する。

これらの処理を FIG.24 に示したように主走査方向に並んだ 3 画素毎に対して行い、さらに副走査ライン毎に各演算の位相をずらすことで FIG.28 に示したようなスクリーン角の付いたストライプバターンを生成することができる。しかしながら、前述したようにこの方法では、滑らかなスクリーン角付きストライプバターンが生成できない問題がある。

このため、本発明にかかる画像処理装置においては、FIG.13A および 13B に示すように、シフト先の画素を 2 画素とした処理を行うようにしている。すなわち、この処理によれば、左画素 A および中央画素 B の 2 画素に対して右画素 C の画素値をシフト

させている。さらに詳細には3画素変調のストライプバターンスクリーン処理は、主走査方向に並んだ3画素単位で処理を行い、右画素A、中央画素Bが自動的にシフト画素となる。そのため、THR U等の演算処理選択がシフト画素指定も兼ねるようにし、被シフト画素指定部420からのシフト画素指定信号422を利用しないが、FIG.28に示すように多くの画素値を寄せ集め網点パターンを構成する際は、シフト画素指定信号422が必要になる。

FIG.13Aは左画素Aがフルドットに対して余裕がある場合を示しており、右画素Cにおいてシフトする画素値D Cを位相量p hとD C - p hに分ける。ここでp hは、理想のストライプバターンの位置からのズレ量を表す。左画素Aではp hがシフトされて処理後の画素Aの画素値は $P = D_A + P_h$ となる。中央画素Bでは残りのD C - p hがシフトされ、処理後の画素Bの画素値は $P = D_B + D_C - P_h$ となる。

FIG.13Bはシフト後の画素Aの値Pがフルドットの値Fを超える場合を示している。この場合には左画素Aの画素値 $P = F$ とし、超えた分の $buf = D_A + P_h - F$ を画素Bに再度加算する。このため、中央画素Bにおいては、最終的な画素量は $D_B + D_C - P_h + D_A + P_h - F = D_A + D_B + D_C - F$ となる。

このように画素値D A、D B、D Cと位相量p hの値によっては特殊な演算を行う必要があり、その一例の詳細をFIG.14の表1に示す。

この表における処理は、FIG.13Aおよび13Bで説明した処理とはわずかに異なっている。注目画素の画素値をP、その右隣の画素値をP f 1、さらにその右隣の画素値をP f 2、位相量をP h、1画素のフルドット画素値をx f fとすれば、後述するように、各演算回路における処理画素の画素値462、464、466および各演算回路からセレクト部4428を経てシフト値バッファ部4430に与えられる書きシフトバッファ値472、474、476が条件欄の場合分けにしたがって、出力されることを示している。なお、FIG.14の条件欄にあるように、p hが負の値を持つときでも同様な処理が行えることがわかる。

上記説明したように、位相量p hに応じて画素値D cの画素A、Bへのシフト量を制御することで、ストライプバターンの重心位置をコントロールすることができる。

以上の3画素変調によるストライプバターンスクリーン生成処理のフローチャートをFIG.15に示す。

最初に画素位置(I, J)に対し、J=0(ステップS101)、I=0(ステップS102)として初期位置に設定する。また、3画素変調であるため、1ブロックサイズは3であり、主走査方向の処理位置Nは $N = I / 3$ として定義される(ステップS103)。

次に送られてきた画素値D(I, J)に対し、各ブロック位置(N, J)に応じて位相量p hが決定される(ステップS104)。この決定は位相算出部430で行われる。

次にステップS102では、ブロック内の各画素(左画素Aの画素値D A、中央画素Bの画素値D B、右画素のCの画素値D C)をバッファする。これは画素値バッフ

ア部4404により行われる。

ステップS106ではブロック内の主走査方向の処理位置Nに応じて画像演算処理を切りかえる選択信号N2を生成する。これはシフト演算・基準位置選択部4402により行われる。

N2が0であるとき(ステップS107)は左画素Aであるので、THR U処理を行い(ステップS108)、N2が1であるとき(ステップS109)は中央画素Bであるので、TAKE F処理を行い(ステップS110)、N2が0でも1でもないとき(ステップS109)には右画素Cであるので、GIVE B処理を行う(ステップS111)。ここに示された各演算部における処理はFIG.13A/13Bで説明したのと同じである。

このようにして処理画素の出力値を得(ステップS112)、以下同様な処理を主走査方向位置が最大値-1に達するまで位置を1つずつインクリメントし(ステップS113、S114)、1つの主走査方向処理が完了するごとに副走査方向を最大値-1に達するまで位置を1つずつインクリメントして(ステップS115、S116)すべての処理位置での処理を終了する。

次に、FIG.16にシフト演算部4406の構成を示す。

シフト演算部4406は3つの異なるシフト演算を行うシフト演算回路であるTHR U4422、TAKE F4424、GIVE B4426を有しており、これらの出力のいずれかを選択するセレクト部4428、およびシフト値バッファ部4430を有している。

演算回路THR U4422、TAKE F4424、GIVE B4426にはあるブロック内の左画素A、中央画素B、右画素Cのデータである周辺画素データ448が入力されており、各演算回路からそれぞれ出力値462、464、466およびシフトバッファ値472、474、476が出力される。これらはセレクト部4428に与えられ、シフト演算・基準位置選択部4402から出力されたシフト選択信号446によりいずれかが選択され、演算回路の出力値は処理画素の出力値442として出力されるとともに、シフトバッファ値は選択シフトバッファ値478としてシフト値バッファ部4430に書き込まれ、さらに読み出されてシフトバッファ値480として演算回路TAKE F4424、GIVE B4426にフィードバックされる。このシフトバッファ値bufはFIG.13Bに示された、buf=DA+ph-Fである。

以上のように、本発明にかかる画像処理装置によれば、FIG.13A、13Bのように位相量に応じて画素量を移動したストライプパターンを形成できる。

これに対し、従来の画像処理装置では、FIG.17のグラフに示されるように、THR U、TAKE F、GIVE Bの演算回路においては、FIG.27に示したようなストライプパターンにスクリーン角をつけるためのライン毎の位相差Phを全く考慮していないため、スクリーン角は1画素単位でしかコントロールできない。この点、FIG.14に示される本発明の演算では位相量を考慮して画素量の振り分けを行っているため、スクリーン角は1画素よりも小さい単位でシフト演算を制御できる。

この結果、FIG.18 に示すように、位相差 ϕ を 1 画素より小さくでき、滑らかなスクリーン角の付いたストライプパターンを形成できる。

以上のように、本発明によれば、画素値ブロック毎に位相量を決め、ブロック内の各画素からブロック内に指定された被シフト画素へシフトする画素の値を、その位相量に応じて制御することで、画素値シフトによってブロック内にドット塊を作り、各ブロック内のドット塊の集合でストライプパターンや網点のテクスチャを構成する際に、そのブロック内でのドット塊のブロック内での位置を画素サイズより小さいレベルで制御できる。例えば隣接する2つの画素にまたがってドットの塊を作成する場合、一方の画素の一部を他方すなわち被シフト画素にシフトさせると、ドットの塊の中心位置が被シフト画素の方へ移動する。そのシフト量を位相量に応じて制御することで、ストライプパターンの輪郭の歪みや網点の分布の不均一性を調整することができる。

また、上述した実施例では被シフト画素としてブロック内に隣接する2つの画素の場合を説明したが、これより多い複数の画素を被シフト画素として指定しすることができ、それら複数の被シフト画素へのシフト量を制御することで、被シフト画素上に構成されるドット塊の位置を画素サイズ以下の精度で制御できる。

What is claimed is:

1. 画像を構成する画素を複数の画素単位に分割したブロック内の画素位置を判定するブロック内画素位置判定部と、

前記ブロック内画素位置判定部で判定された画素位置に応じてシフトを受ける被シフト画素を指定する被シフト画素指定部と、

前記ブロックごとにブロック内ドット塊の位相量を求める位相算出部と、

前記位相算出部で求められた位相量と前記ブロック内の各画素の値と前記被シフト画素の値に基づき、前記ブロック内の各画素から前記被シフト画素へのシフトを行う画素値シフト部とを備えた画像処理装置。

2. 前記画素値シフト部は、ブロック内の主走査方向の座標および副走査方向の座標から基準位置信号およびシフト演算選択信号を発生するシフト演算・基準位置選択部と、

前記シフト演算選択信号により選択された演算回路で入力された画素データおよび位相量からシフト演算を行うシフト演算部とを備えたことを特徴とするクレーム1に記載の画像処理装置。

3. 前記ブロックは主走査方向に並んだ所定数の画素よりなる画素群であることを特徴とするクレーム1に記載の画像処理装置。

4. 前記シフト画素は前記ブロック内に隣接した2つ以上の画素であることを特徴としたクレーム3に記載の画像処理装置。

5. 前記画素値シフト部は、

前記位相量と前記ブロック内の各画素の値と前記被シフト画素の値に基づき、前記ブロック内の各画素の前記被シフト画素へのシフト量の配分を求めるシフト量判定手段と、

前記シフト量を前記被シフト画素にシフトするシフト演算部と、
を有することを特徴とするクレーム1に記載の画像処理装置。

6. 前記シフト演算部はシフト画素の画素量を前記位相量に応じて複数の異なる画素に対して分散移動させるようシフト動作をさせるものであることを特徴とするクレーム5に記載の画像処理装置。

7. 前記シフト演算部によるシフト画素の画素量の分散移動は、シフト前のブロック内の画素による重心位置がシフト後も維持されるように行われることを特徴とするクレーム6に記載の画像処理装置。

8. 前記被シフト画素位置判定部は、被シフト画素が主走査方向あるいは副走査方向に直線状に配置されるように決定するものであることを特徴とするクレーム1に記載の画像処理装置。

9. 前記被シフト画素位置判定部は、被シフト画素が主走査方向あるいは副走査方向に対して所定の角度を有する直線上に分散配置されるように決定するものであることを特徴とするクレーム1に記載の画像処理装置。

10. 前記画像処理部は、前記画素値シフト部の出力に基づいて記録デバイス駆動信号を発生する記録デバイス駆動信号発生部をさらに備えたことを特徴とするクレーム1に記載の画像処理装置。

11. 前記画像処理部はカラー画像を処理するものであり、前記被シフト画素位置判定部は、カラーを色分解した複数の画像に対して分散配置される被シフト画素が分散配置される直線の角度を色ごとに異なるように決定するものであることを特徴とするクレーム9に記載の画像処理装置。

12. 原稿上の画像を読み取る画像読み取り部と、

前記画像読み取り部で読み取られた画像を処理して処理データを出力する画像処理部とを備え、

前記画像処理部は

画像を構成する画素を複数の画素単位に分割したブロック内の画素位置を判定するブロック内画素位置判定部と、

前記ブロック内画素位置判定部で判定された画素位置に応じてシフトを受ける被シフト画素を指定する被シフト画素指定部と、

前記ブロックごとにブロック内ドット塊の位相量を求める位相算出部と、

前記位相算出部で求められた位相量と前記ブロック内の各画素の値と前記被シフト画素の値に基づき、前記ブロック内の各画素から前記被シフト画素へのシフトを行う画素値シフト部と、

を備えたことを特徴とする画像処理システム。

13. 前記画像処理部は、前記画素値シフト部の出力に基づいて記録デバイス駆動信号を発生する記録デバイス駆動信号発生部をさらに備えたことを特徴とするクレーム12に記載の画像処理システム。

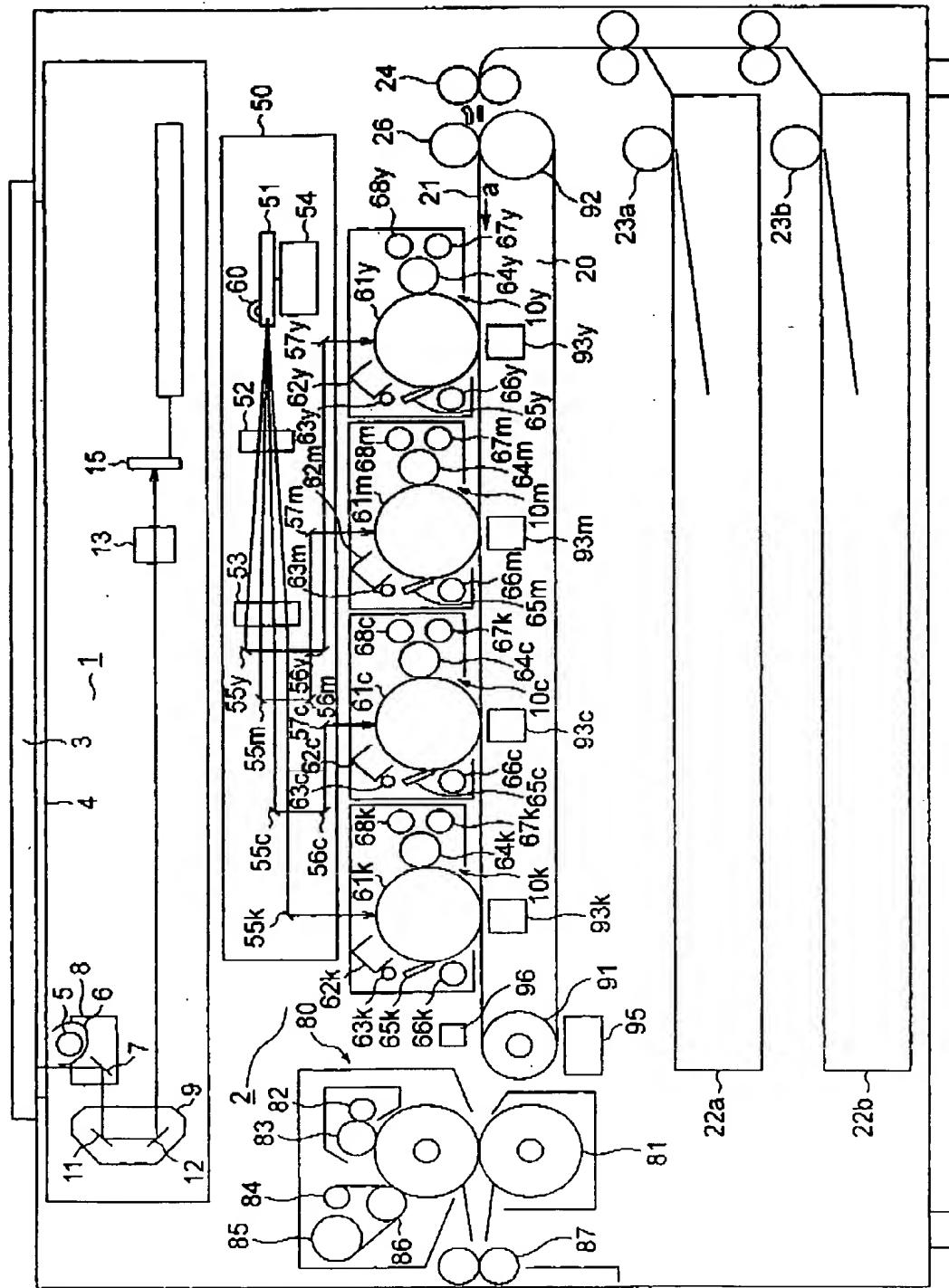
14. 前記記録デバイス駆動信号に応じて前記原稿の複製画像を形成する画像形成部をさらに備えたことを特徴とするクレーム13に記載の画像処理システム。

Abstract of the Disclosure

画像処理装置は、画素値シフトによってブロック内にドット塊を作り、各ブロック内のドット塊の集合でストライプパターンや網点のテクスチャを構成する際に、画素値ブロックごとに位相量を決め、ブロック内の各画素からブロック内に指定された被シフト画素へシフトする画素の値を、その位相量に応じて制御する。これによりそのブロック内でのドット塊のブロック内での位置を画素サイズより小さいレベルで制御できる。また、画像処理システムはこのような画像処理装置の他に少なくとも画像読み取り部を有し、好ましくは画像形成部を備えることにより、高画質で安定した画像を得ている。

050324-0056620-42226962

1/21



2/21

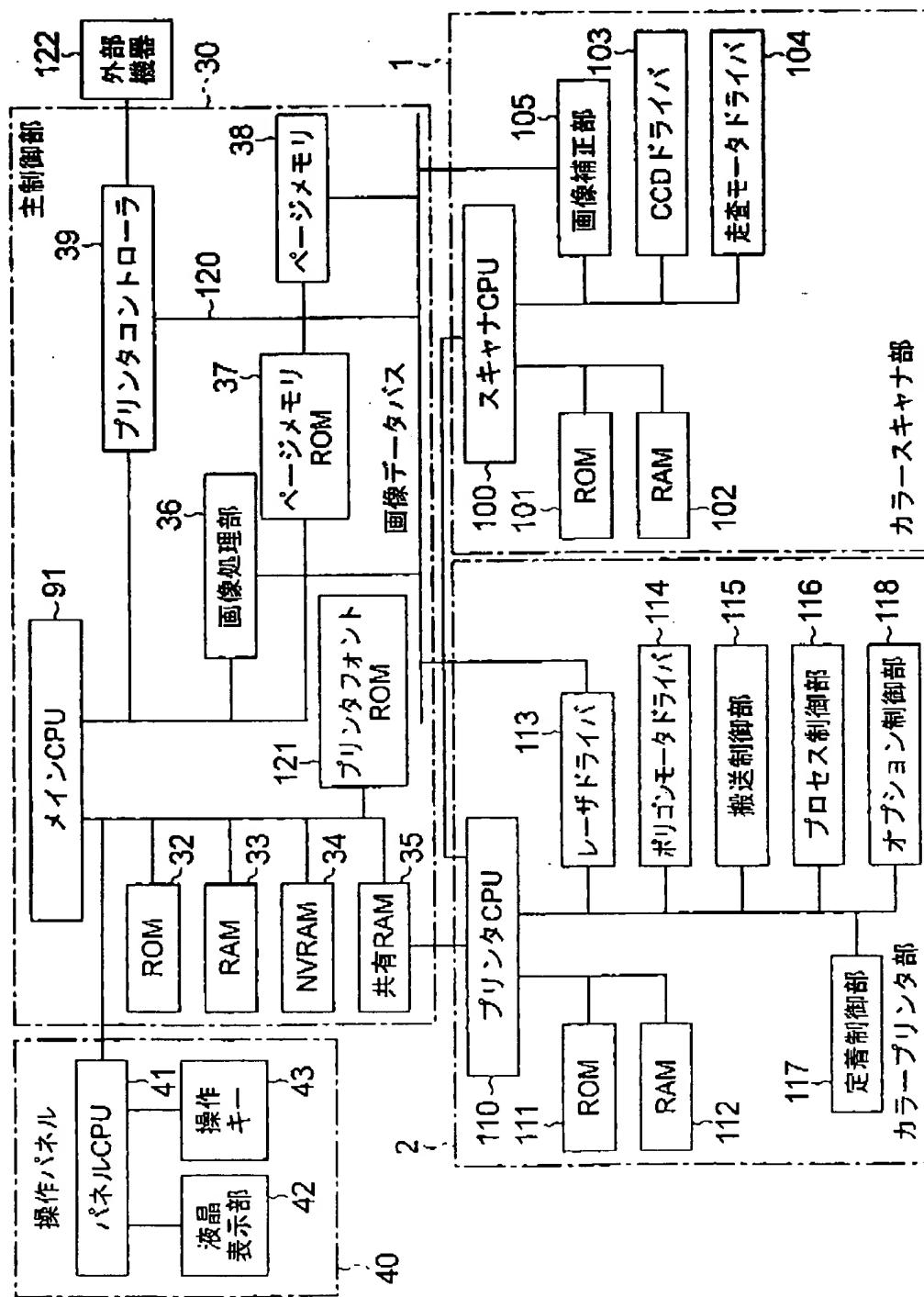


FIG. 2

3/21

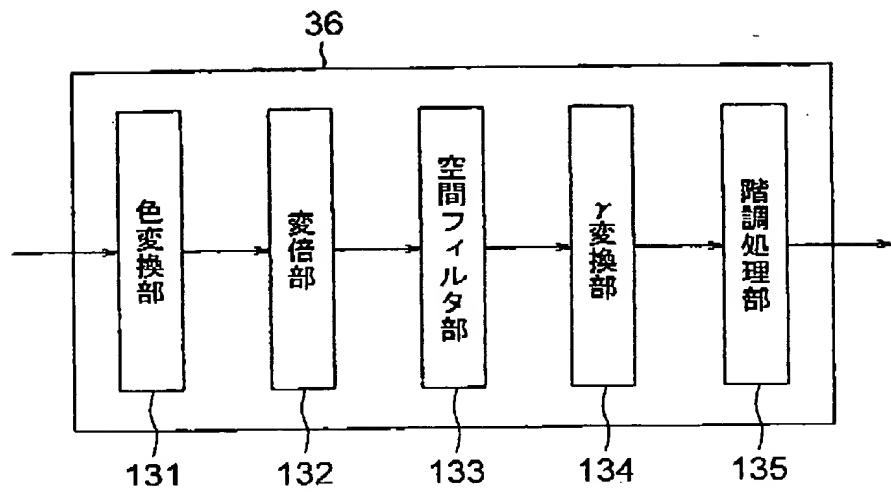


FIG. 3

4/21

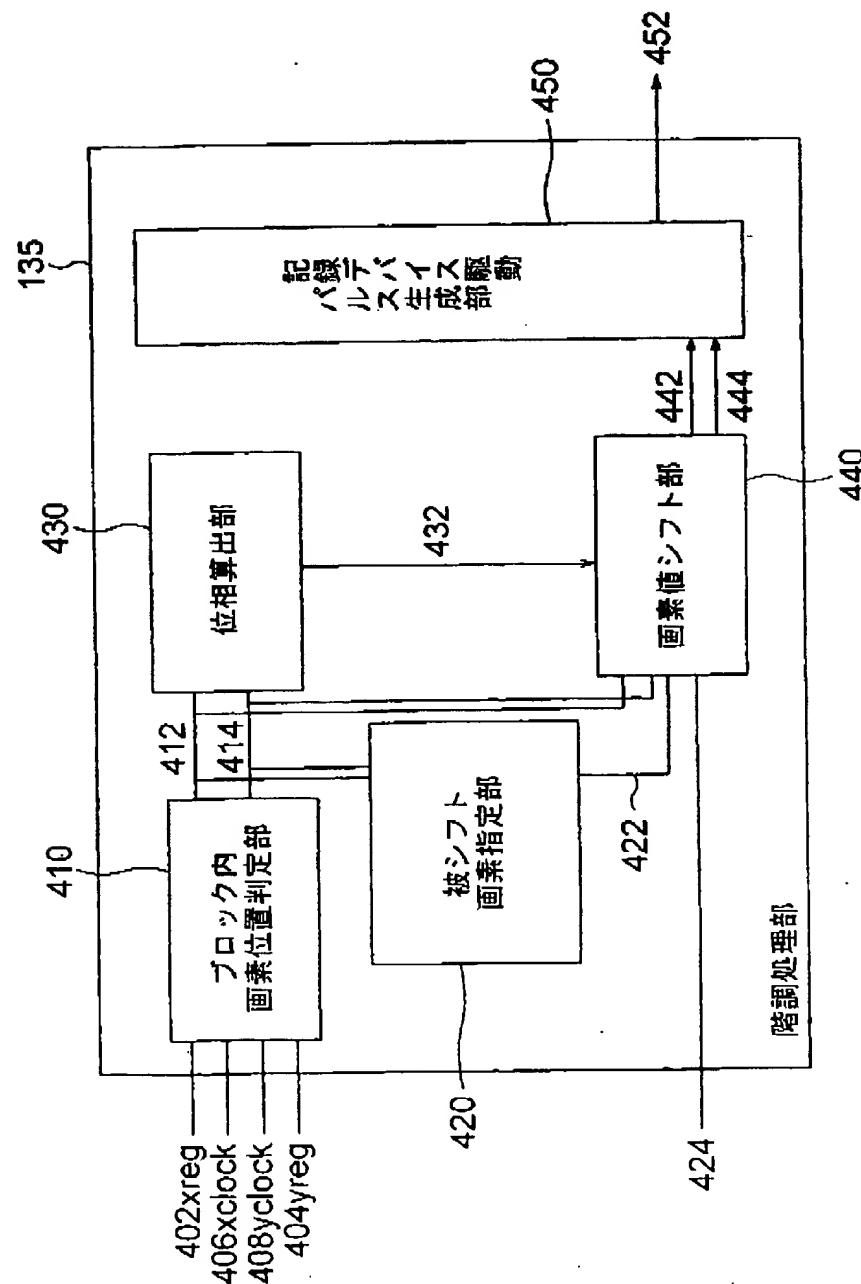
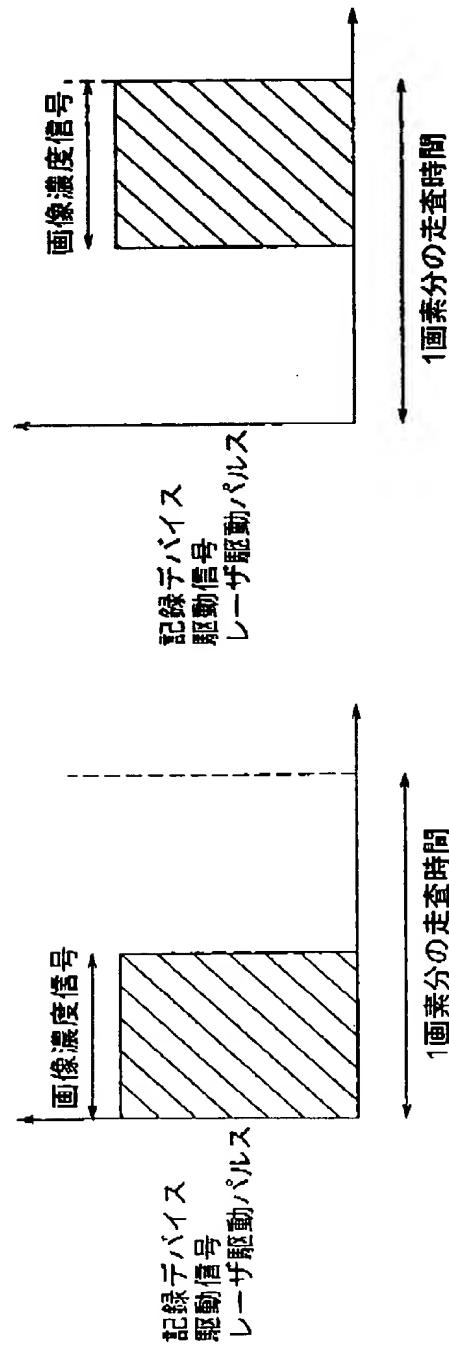


FIG. 4

5/21

基準位置 = 右基準
基準位置 = 左基準



6/21

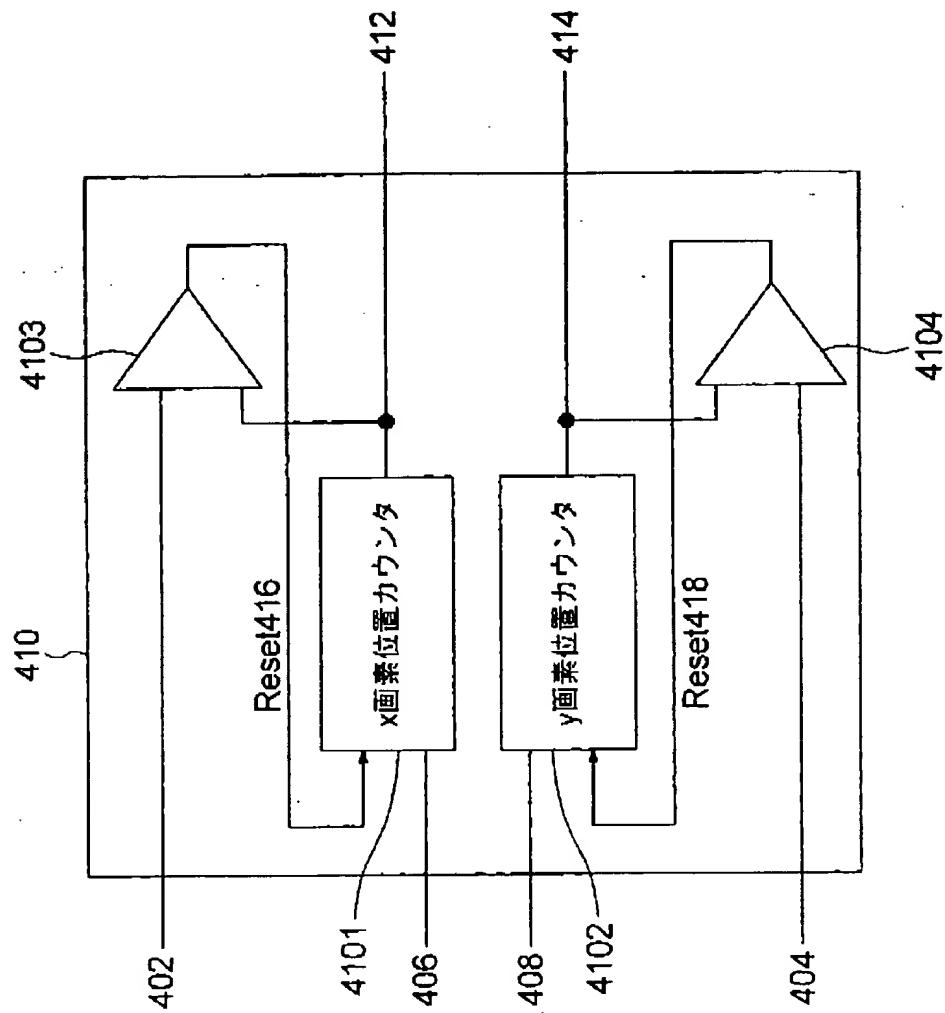


FIG. 6

7/21

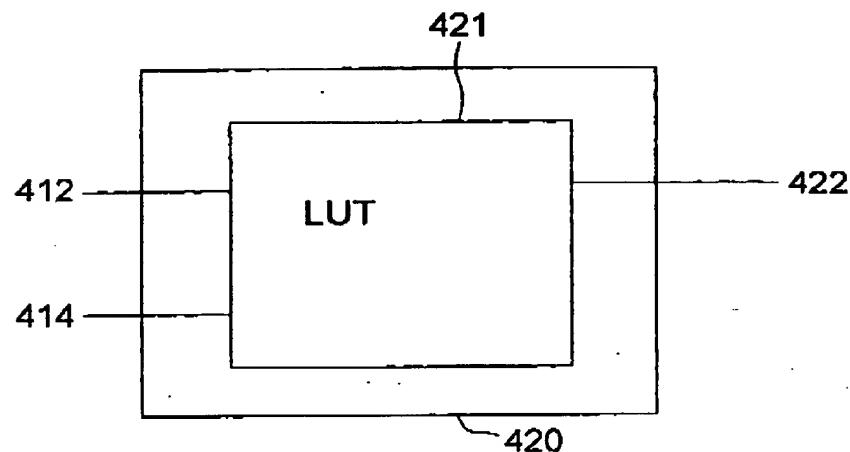


FIG. 7

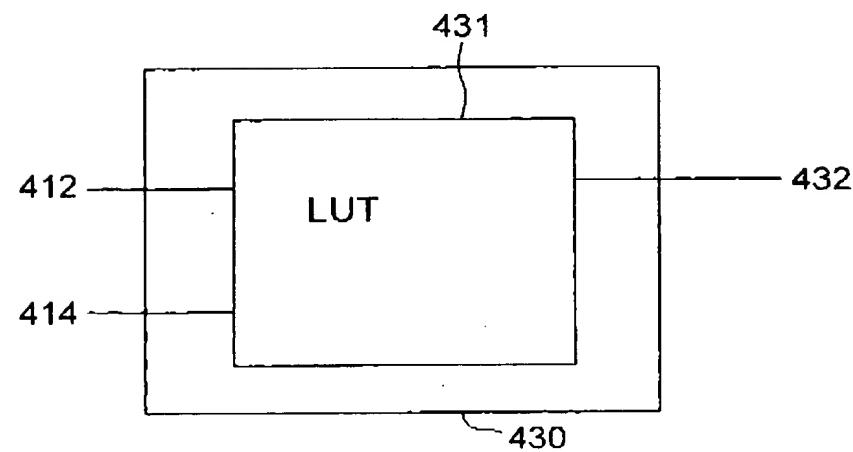


FIG. 8

8/21

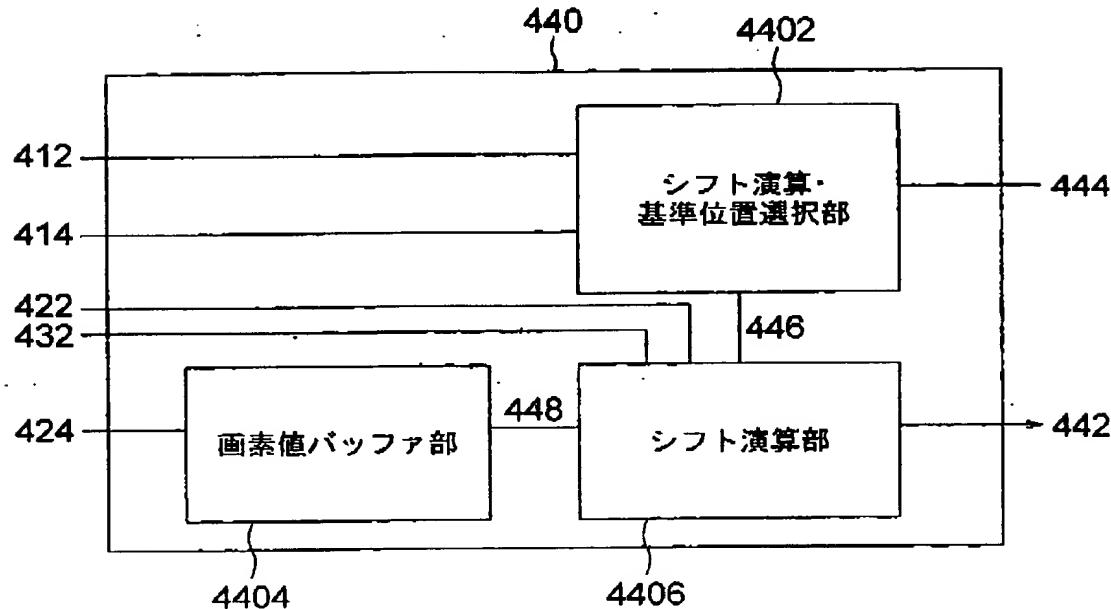


FIG. 9

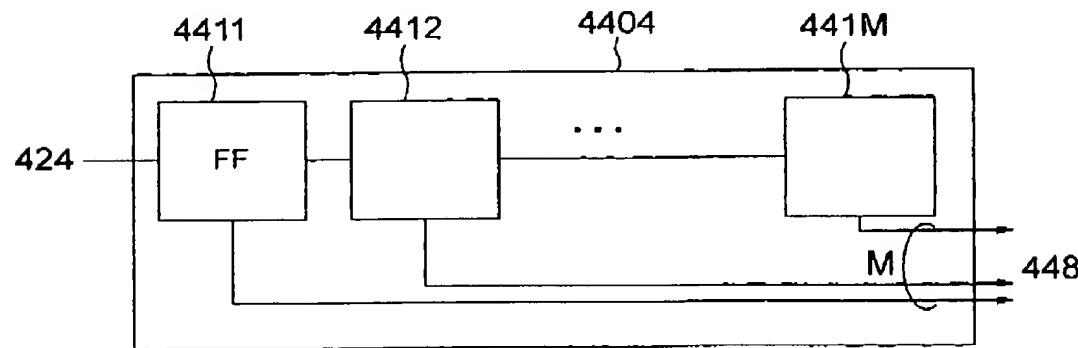


FIG. 10

9/21

FIG. 11

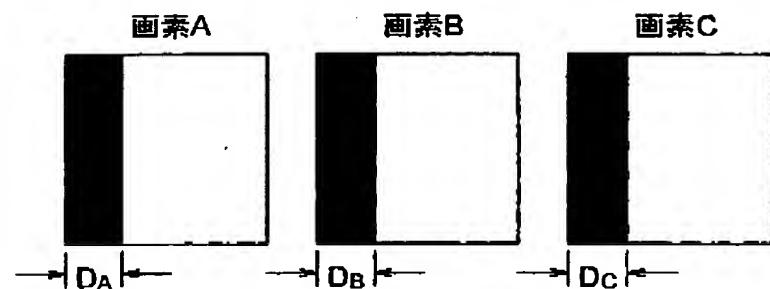


FIG. 12

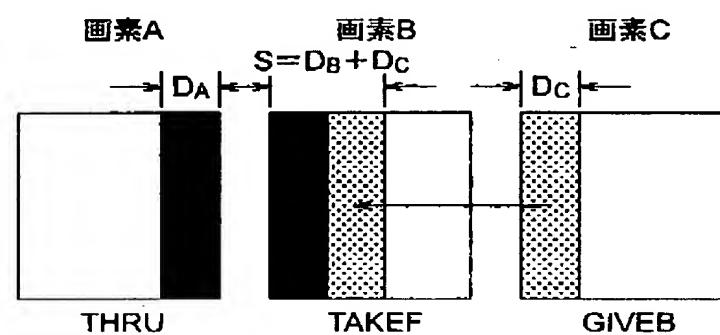


FIG. 13A

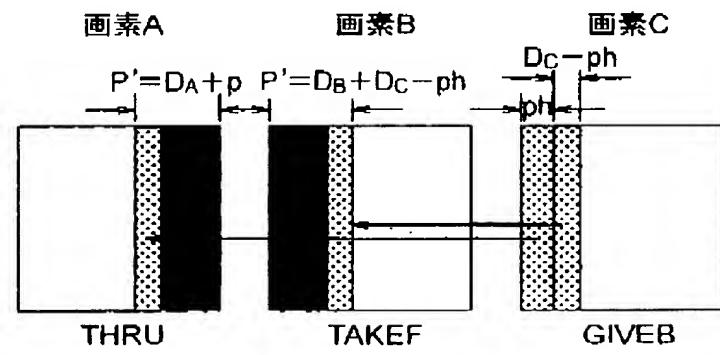
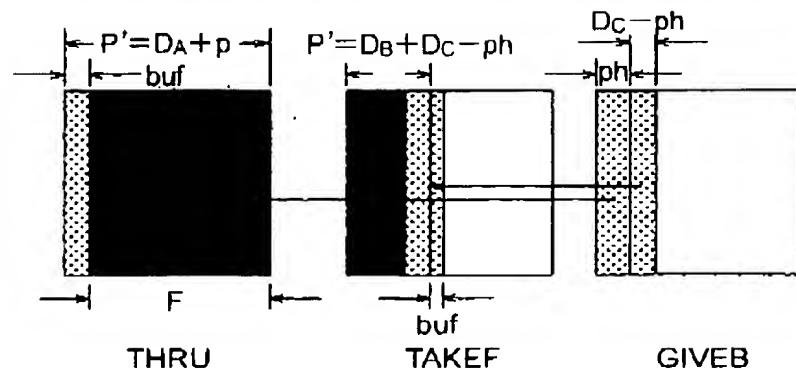


FIG. 13B



10/21

演算名	処理画素の画素値	書きシフトバッファ値	条件
THRU	0	P	$Ph \geq 0$ かつ $P1 + P2 + P \geq xff \times 2$
	$P1 + P2 + P - xff \times 2$	$xff \times 2 - P1 + P2$	$Ph \geq 0$ かつ $P1 + P2 + P < xff \times 2$
	$P + Ph$	Ph	$Ph < 0$ かつ $P1 + P2 \geq -Ph$
	$P + P1 + P2$	$-Ph - (P1 + P2)$	$Ph < 0$ かつ $P1 + P2 < -Ph$
TAKEF	xff	$P + Pf + Pbuf - xff$	$P + Pf + Pbuf \geq xff$
	$P + Pf + Pbuf$	0	$P + Pf + Pbuf < xff$
GIVEB	$Pbuf$	0	

FIG. 14

演算名	処理画素の画素値	書きシフトバッファ値	条件
THRU	P	0	$Ph \geq 0$ かつ $P1 + P2 + P \geq xff \times 2$
	xff	$P + Pf - xff$	$P + Pf \geq xff$
	$P + Pf$	0	$P + Pf < xff$
GIVEB	$Pbuf$	0	

FIG. 17

11/21

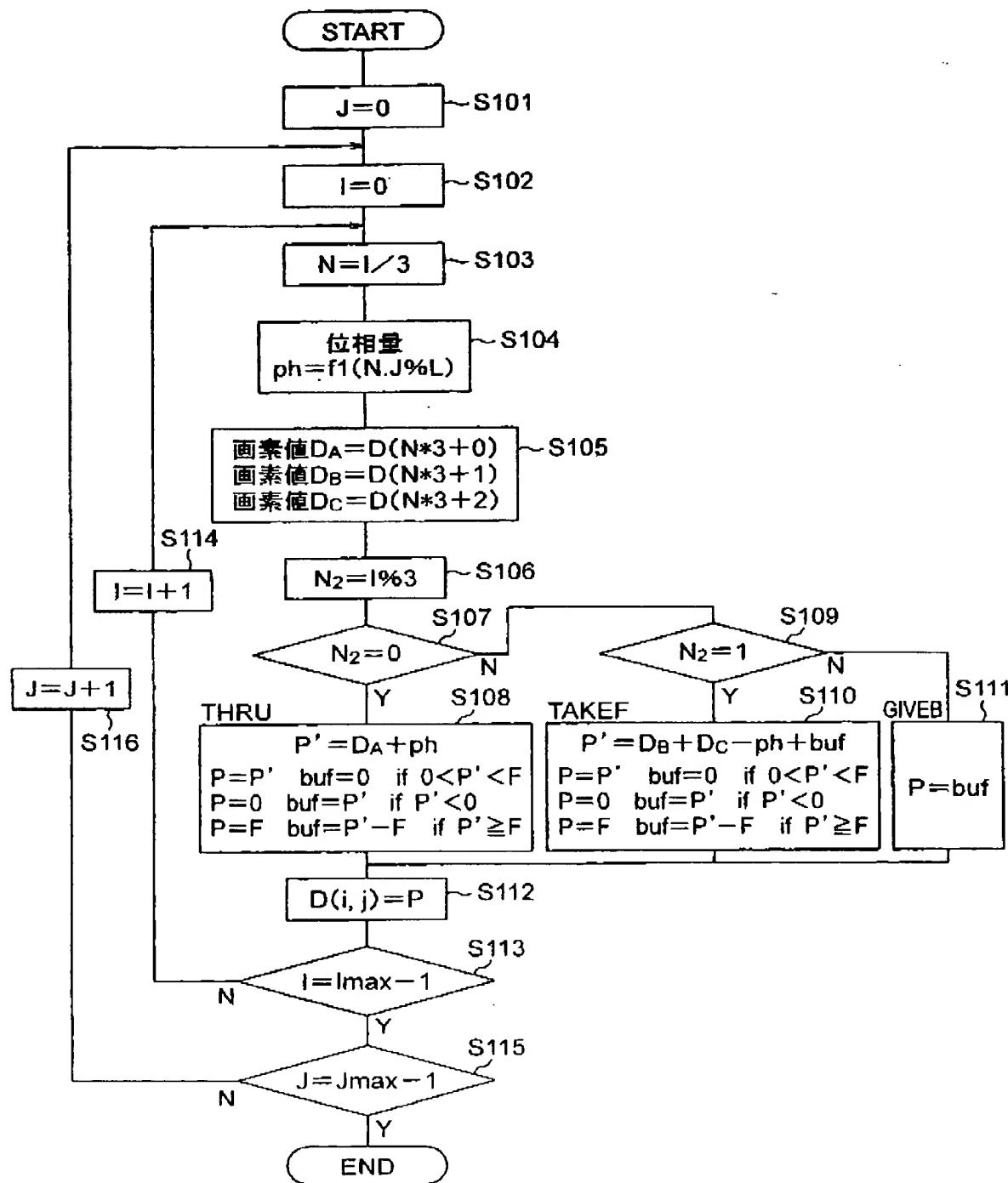


FIG. 15

12/21

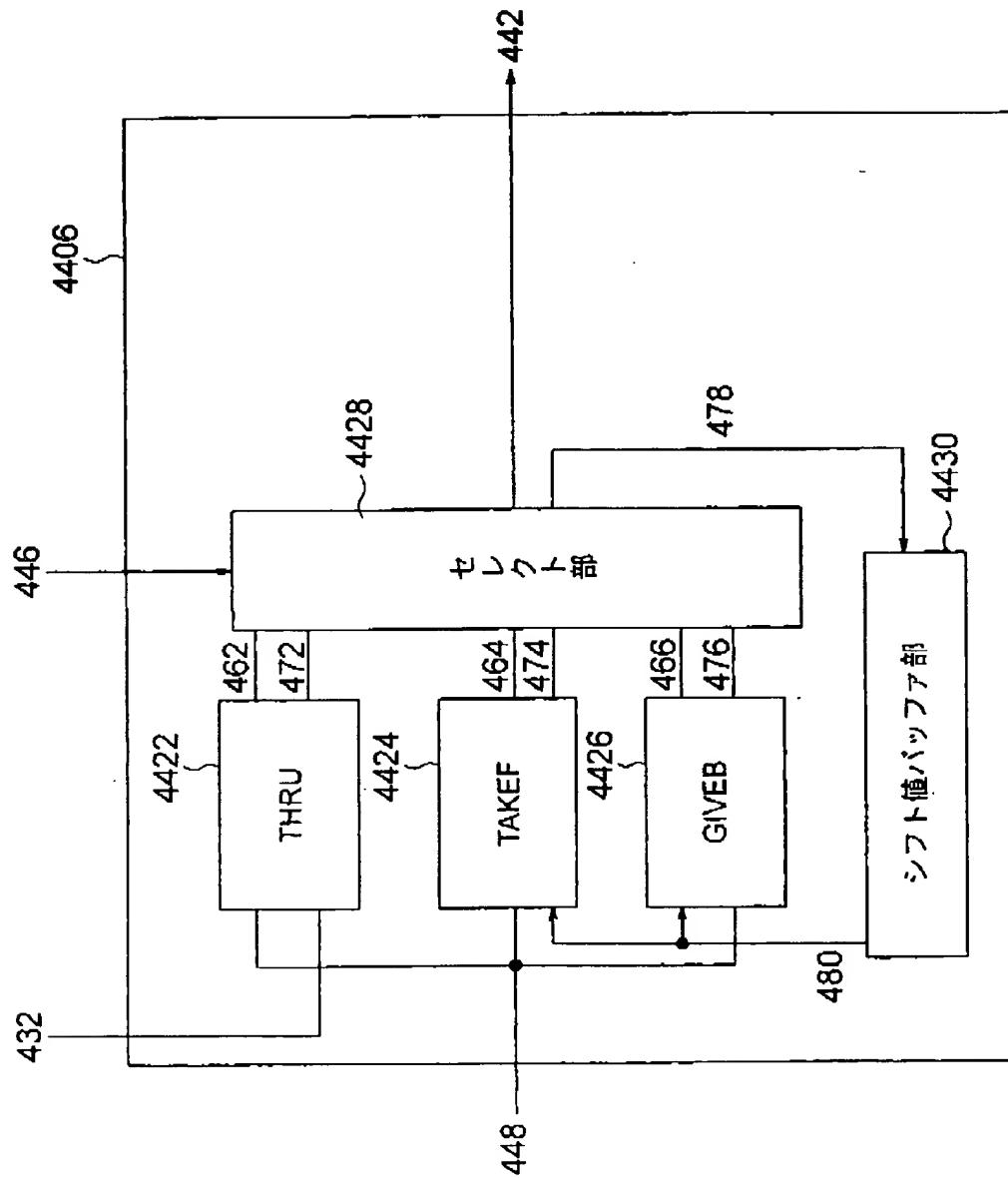


FIG. 16

13/21

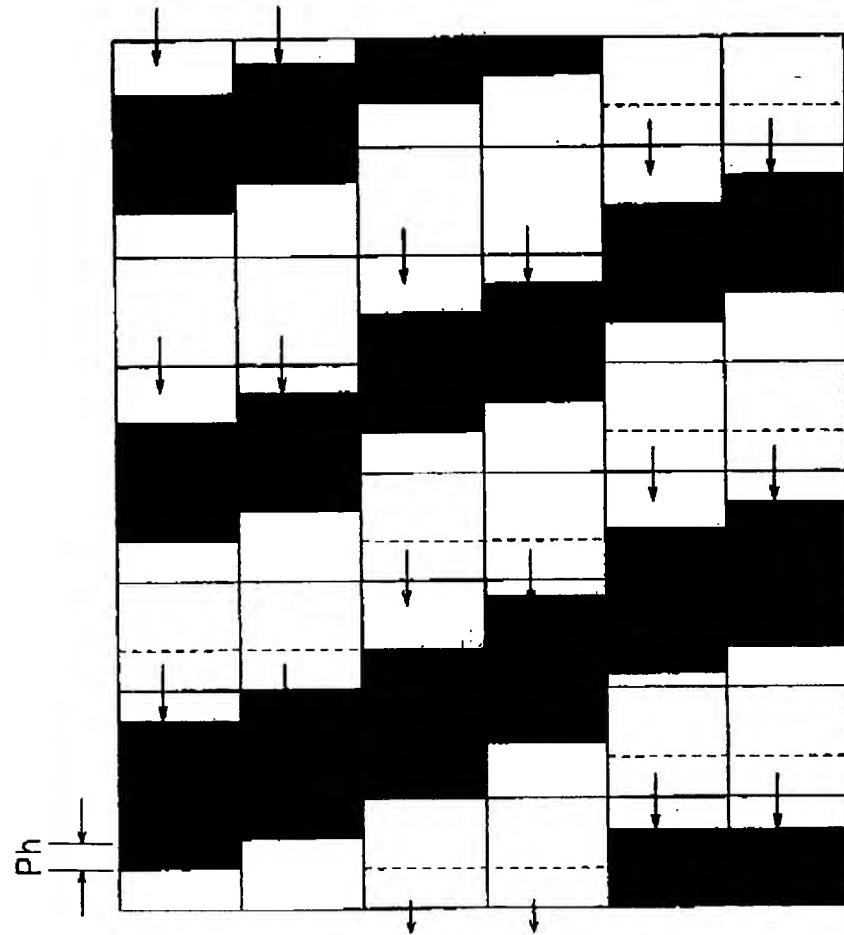


FIG. 18

14/21

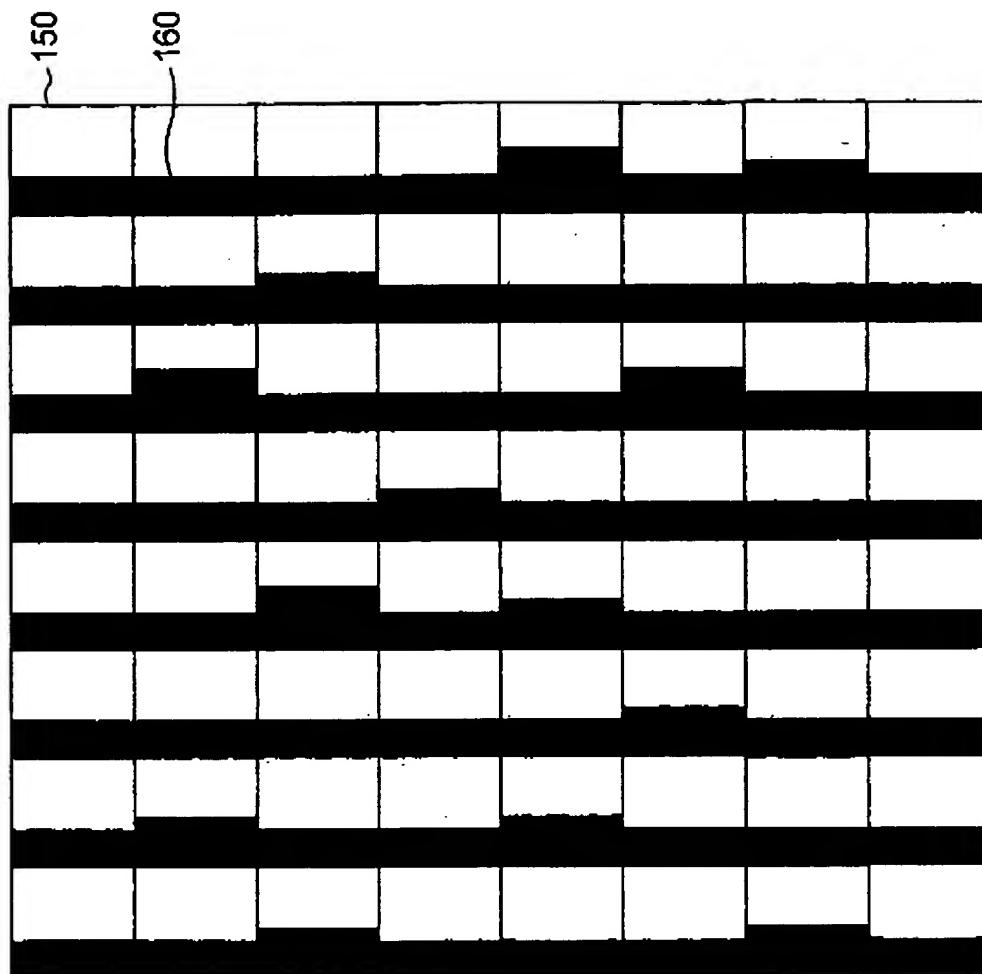


FIG. 19

15/21

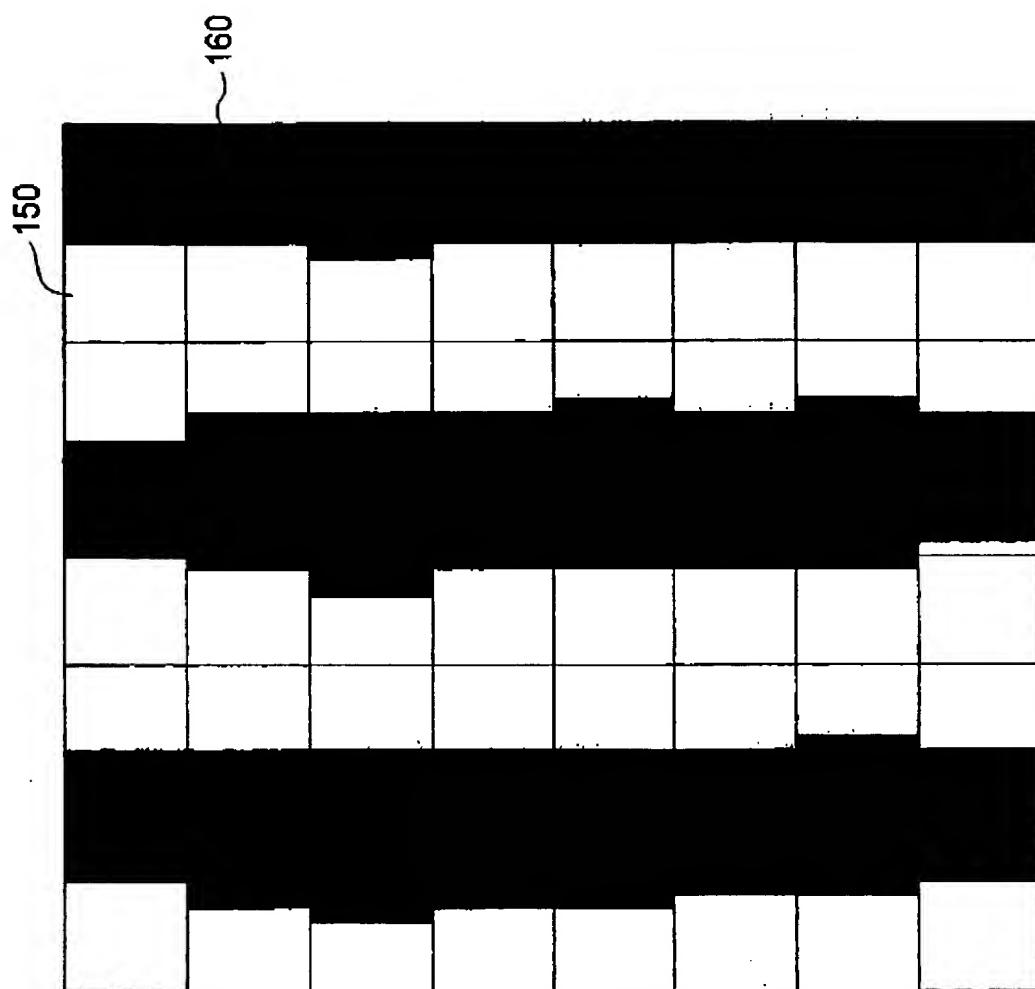


FIG. 20

16/21

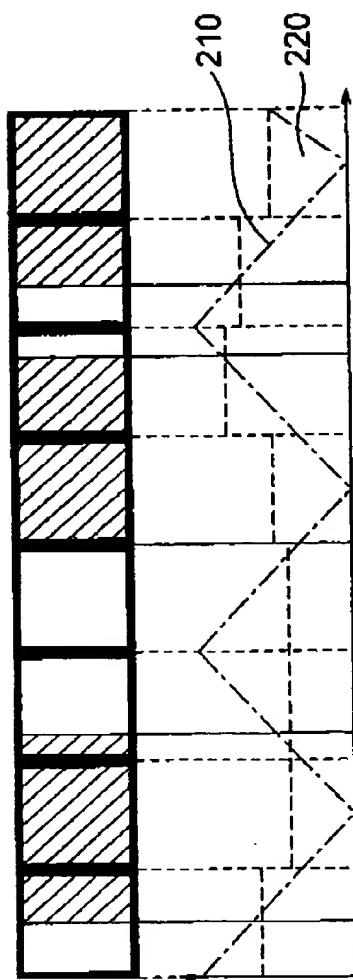
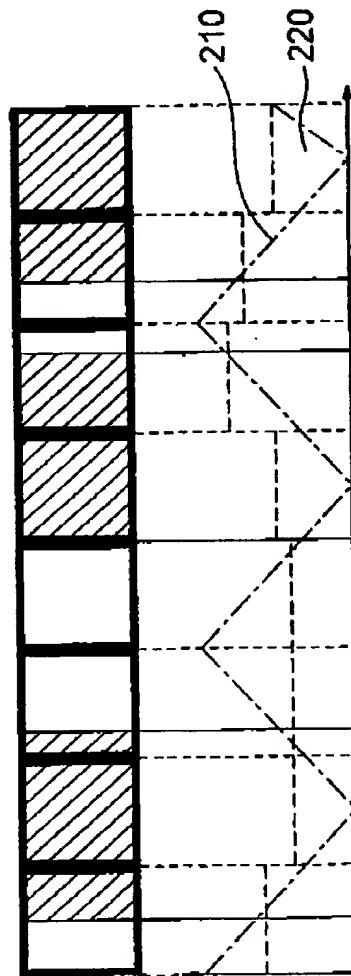
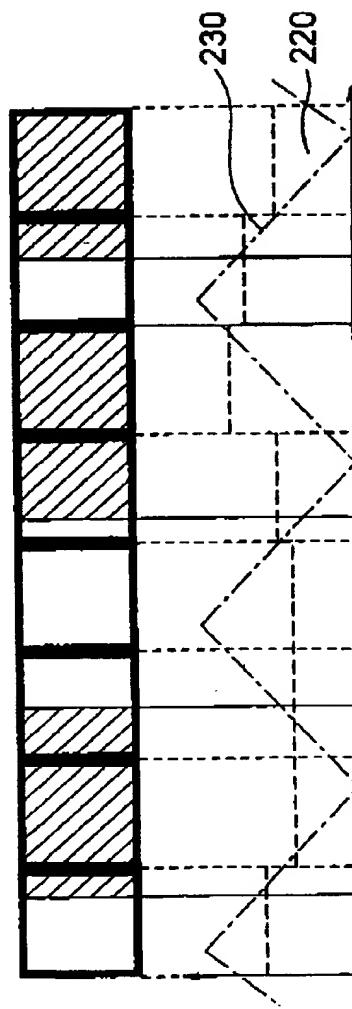


FIG. 21



三
行



三
行
2

FIG. 22A

17/21

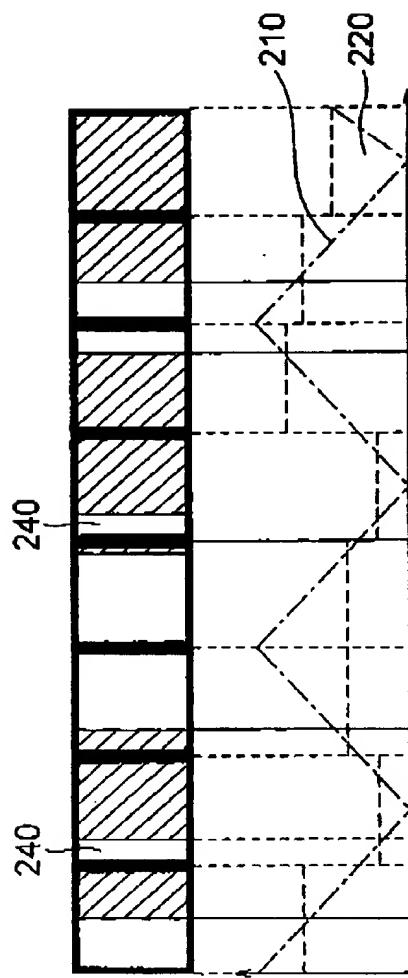


FIG. 23

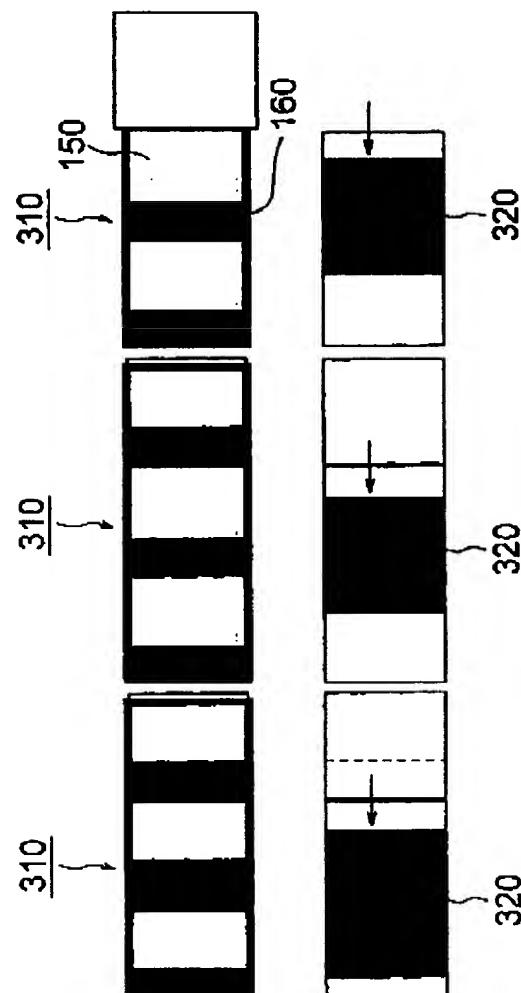


FIG. 24

18/21

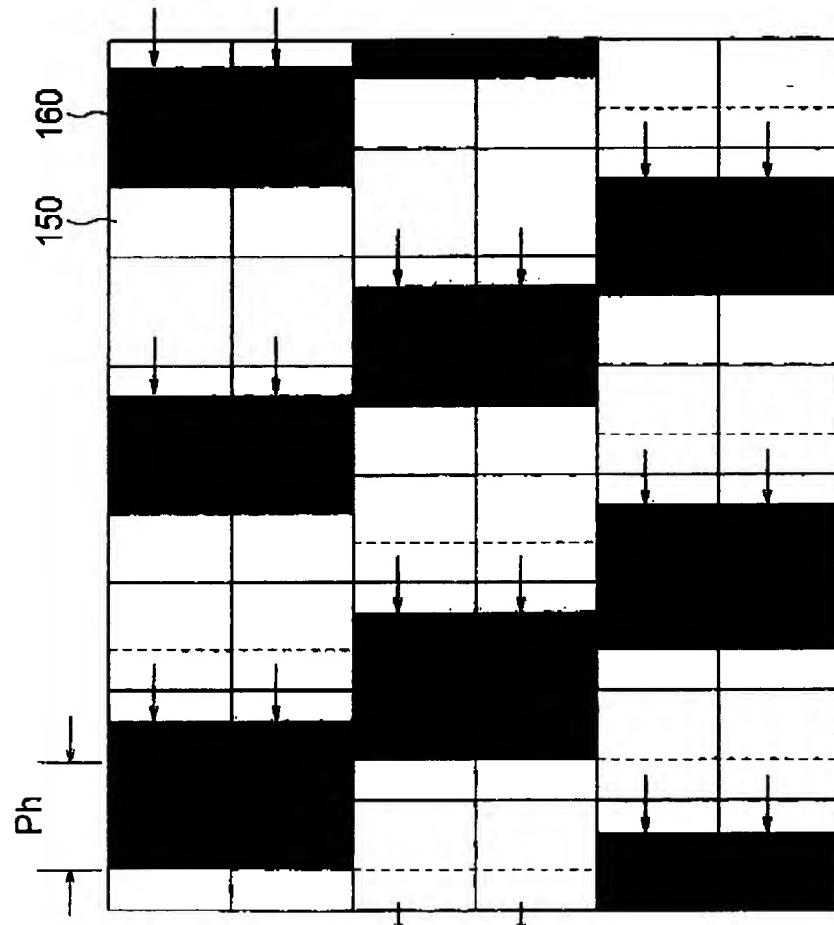


FIG. 25

19/21

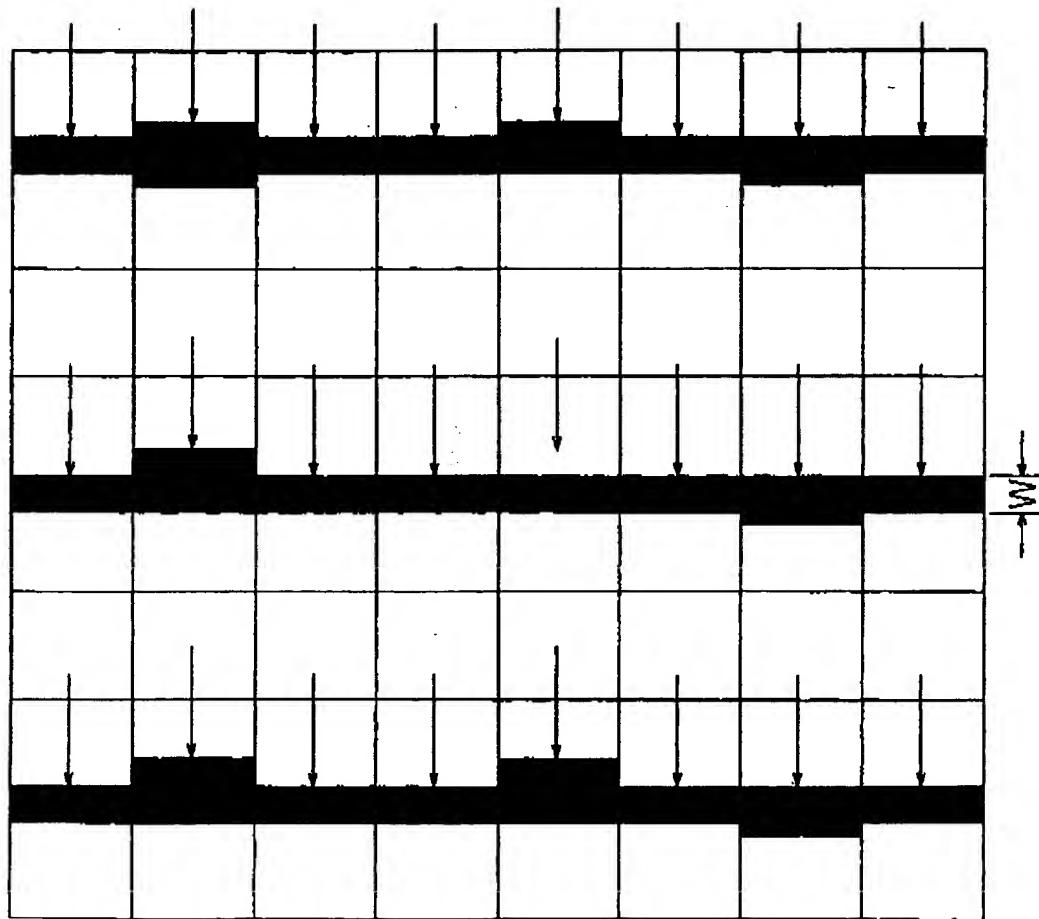


FIG. 26

20/21

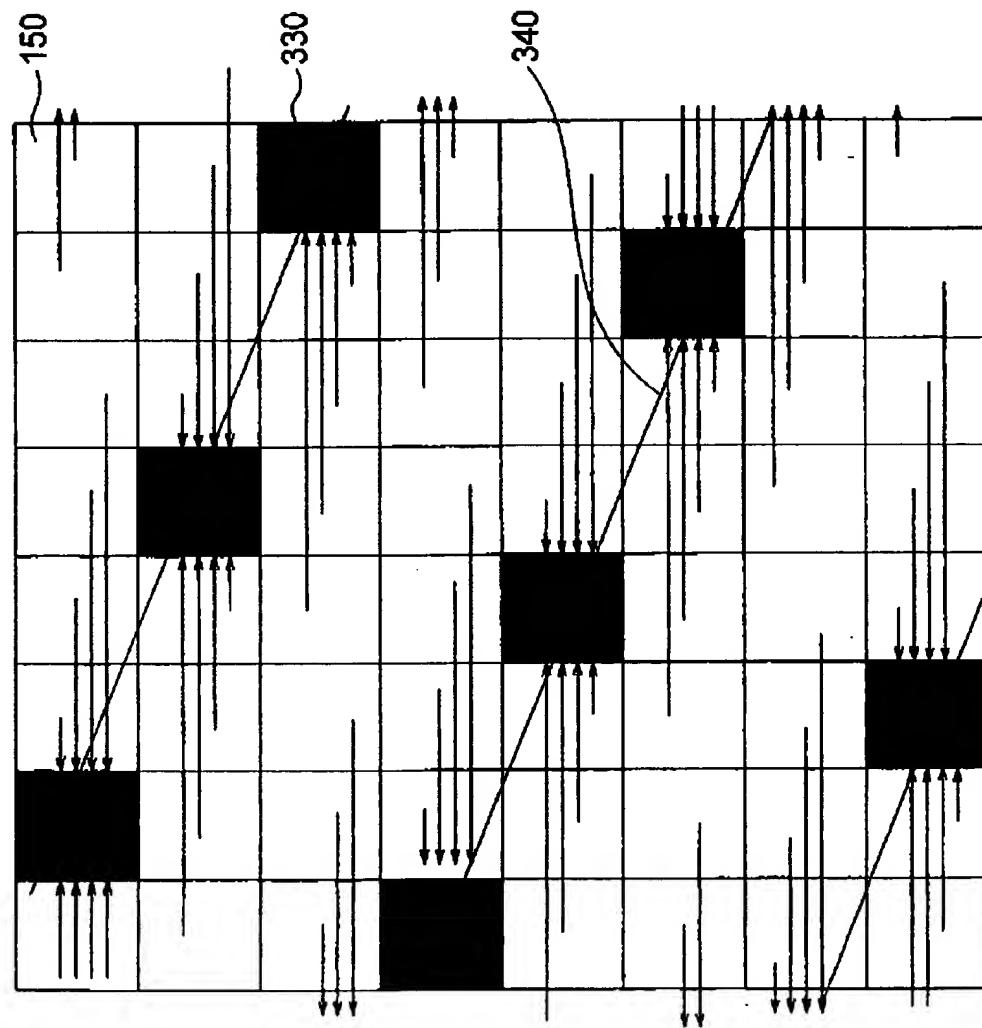


FIG. 27

21/21

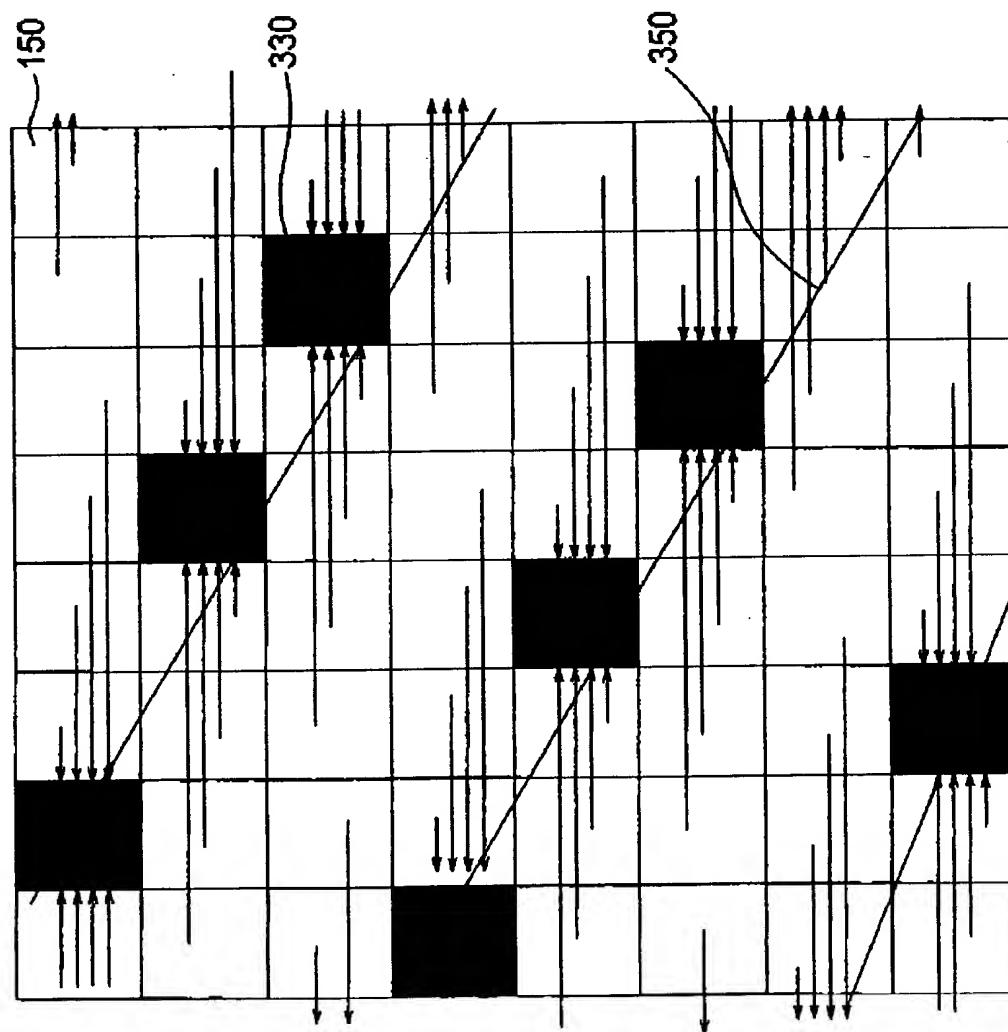


FIG. 28